ARQUITECTURA DEL COMPUTADOR II

INTEGRANTES: -Laura Arango -Tania Obando -Verónica Tofiño.

**LABORATORIO II**

Registro de almacenamiento de la hora.

**Proceso de construcción del código:**

De acuerdo con la diapositiva vista en clase que describe el hardware del registro de almacenamiento, fue necesario crear un vector de 4 posiciones, cada una de las posiciones almacena 2 bits, por medio del vector se ingresa la hora. Para la entrada SET del Flip-Flop tipo SR, utilizamos T que funciona como un interruptor, cada posición del vector entra a una compuerta AND junto con el valor booleano de T, luego, la salida de la compuerta lógica es la entrada SET del Flip-Flop, otras entradas son: CLOCK y RESET. Todas tipo std\_logic.

Finalmente, Modelamos el comportamiento del Flip-Flop de acuerdo a las diferentes entradas, para lo cual se utilizó el código realizado en clase del Flip-Flop tipo SR, como este tenía las entradas de set y reset negadas se procedió a cambiarlas para realizar el registro de almacenamiento sin las entradas negadas, las salidas se denominaron Q1, Q2, Q3 y Q4 se guardaron en un segundo vector denominado salida.

**ERRORES OBTENIDOS Y PREGUNTAS:**

* Inicialmente se quiso realizar dos process, pero se presentó un problema al ejecutar el programa ya que no mostraba los datos correctos en el vector salida entonces, se decidió dejar todo en el mismo process y eso normalizó más las salidas, sin embargo, en ocasiones no entendemos por qué, aunque Set está en 1 y Reset en 0 pone en la salida 0.
* En el modelamiento del comportamiento del Flip-Flop, se encuentra el caso indeterminado donde set y reset son 1 al tiempo debido a que esto no es posible, hicimos uso del comando assert, sin embargo, no se tiene claro porque no se muestra el error cuando ambas son 1.